



PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-158542

(43)Date of publication of application : 31.05.2002

---

(51)Int.Cl. H03F 1/00

H03F 3/217

H03K 17/08

H03K 17/687

H04R 3/00

---

(21)Application number : 2000-349793 (71)Applicant : SONY CORP

(22)Date of filing : 16.11.2000 (72)Inventor : ISHIDA MASAOMI

---

(54) OUTPUT CIRCUIT

(57)Abstract:

PROBLEM TO BE SOLVED: To protect an output circuit from an over current without using connection switches.

SOLUTION: In the output circuit, which has a serial circuit of first and second switching elements 2a and 2b, a serial circuit of third and fourth switching elements 2c and 2d and a load 6 connected between the connecting midpoint of these first and second switching elements 2a and 2b and the connecting midpoint of these third and fourth switching elements 2c and 2d and drives this load 6 by turning on and off these first, second, third and fourth switching elements 2a, 2b, 2c and 2d, current detecting means 21a, 21b, 21c, 21d and 22 are provided for detecting the respective currents of these first, second, third and fourth switching elements 2a, 2b, 2c and 2d; and when an abnormal current is

detected by these current detecting means 21a, 21b, 21c, 21d and 22, all the first, second, third and fourth switching elements 2a, 2b, 2c and 2d are turned off.

---

LEGAL STATUS [Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

## \* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. \*\*\*\* shows the word which can not be translated.

3. In the drawings, any words are not translated.

---

## CLAIMS

---

[Claim(s)]

[Claim 1] The series circuit of the 1st and 2nd switching elements, and the series circuit of the 3rd and 4th switching elements, It has the load connected between the connection middle point of said 1st and 2nd switching elements, and the connection middle point of said 3rd and 4th switching elements. In the output circuit turns on and turns off said 1st, 2nd, 3rd, and 4th switching elements, and it was made to drive said load The output circuit characterized by making off the whole of said 1st, 2nd, 3rd, and 4th switching elements when a current detection means to detect each current of said 1st, 2nd, 3rd, and 4th switching elements is established and said current detection means detects abnormal current.

[Claim 2] The series circuit of the 1st and 2nd switching elements, and the series

circuit of the 3rd and 4th switching elements, It has the load connected between the connection middle point of said 1st and 2nd switching elements, and the connection middle point of said 3rd and 4th switching elements. The output circuit characterized by making off the whole of the 1st, 2nd, 3rd, and 4th switching elements of the predetermined time above, respectively at the time of the charge and cutting of a power source in the output circuit turns on and turns off said 1st, 2nd, 3rd, and 4th switching elements, and it was made to drive said load.

[Claim 3] The series circuit of the 1st and 2nd switching elements, and the series circuit of the 3rd and 4th switching elements, It has the load connected between the connection middle point of said 1st and 2nd switching elements, and the connection middle point of said 3rd and 4th switching elements. In the output circuit turns on and turns off said 1st, 2nd, 3rd, and 4th switching elements, and it was made to drive said load When a current detection means to detect each current of said 1st, 2nd, 3rd, and 4th switching elements is established and said current detection means detects abnormal current The output circuit characterized by making off all of the predetermined time aforementioned stage 1 and the 2nd, 3rd, and 4th switching elements, respectively at the time of the charge and cutting of a power source while turning off the whole of said 1st, 2nd,

3rd, and 4th switching elements.

---

## DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention is used for driving a loudspeaker and relates to a suitable output circuit.

[0002]

[Description of the Prior Art] Conventionally, the \*\*\*\* output circuit shown in drawing 4 which drives a loudspeaker with the Pulse-Density-Modulation signal (PWM signal) which carried out Pulse Density Modulation with the sound signal, and was made to carry out sound emission is proposed.

[0003] In this drawing 4 , 1a, 1b, 1c, and 1d, the switching signal input terminal with which the switching signal of the \*\*\*\* pulse-width-modulation signal (digital signal) shown in drawing 2 A, B, C, and D by which pulse width modulation was carried out with the sound signal is supplied is shown, and these switching signal input terminals 1a, 1b, 1c, and 1d are connected to field-effect transistor 2a

which constitutes a switching element, respectively, 2b, and the gate (2c and 2d), respectively.

[0004] as [ turn / field-effect transistor 2a which constitutes this switching element, 2b, and 2c and 2d, when the \*\*\*\* pulse-width-modulation signal (PWM signal) shown in drawing 2 is high level "1", turn on, and / when this PWM signal is a low level "0" ] -- it is carried out.

[0005] Power supply terminal +Vbb to which forward DC power supply are supplied is connected to the drain of field-effect transistor 2a, the source of this field-effect transistor 2a is connected to the drain of field-effect transistor 2b, and the source of this field-effect transistor 2b is grounded.

[0006] Moreover, power supply terminal with which negative direct current voltage is supplied - Vbb is connected to the drain of field-effect transistor 2c, the source of this field-effect transistor 2c is connected to the drain of 2d of field-effect transistors, and it carries out as [ ground / the source of 2d of this field-effect transistor ].

[0007] The source of this field-effect transistor 2a and the connection middle point of the drain of this field-effect transistor 2b are connected to the end of a loudspeaker 6 through the series circuit of the low pass filter 3 which changes an PWM signal into an analog signal, the resistor 4 for current detection, and the

connection switch 5 for protection.

[0008] Moreover, the source of this field-effect transistor 2c and the connection middle point of the drain of 2d of this field-effect transistor are connected to the other end of a loudspeaker 6 through the series circuit of the low pass filter 7 which changes an PWM signal into an analog signal, the resistor 8 for current detection, and the connection switch 9 for protection.

[0009] The current which supplies the ends electrical potential difference of the resistor 4 for this current detection to the operation amplifying circuit 10, and flows to the resistor 4 for this current detection when unusually large The current which supplies the ends electrical potential difference of the resistor 8 for this current detection to the operation amplifying circuit 11 while carrying out as [ make / the connection switch 5 of the relay for / this / protection / off ], and flows to the resistor 8 for this current detection when unusually large It carries out as [ make / the connection switch 9 of the relay for / this / protection / off ].

[0010] Moreover, 12 shows the control signal input terminal with which the control signal of predetermined time is supplied at the time of the charge and cutting of a power source, makes off these connection switches 5 and 9 predetermined time at the time of this powering on and cutting, and carries out them as [ occur / at the time of this powering on and cutting / from a loudspeaker

6 / a noise ].

[0011] In the \*\*\*\* output circuit shown in \*\*\*\* and drawing 4 , when field-effect transistors 2a and 2d are ON From forward power supply terminal +Vbb, 2d -> earth of field-effect transistor 2a-> low pass filter 3 -> resistor 4 -> connection switch 5 -> loudspeaker 6 -> connection switch 9 -> resistor 8 -> low pass filter 7 -> field-effect transistors and a current flow. Moreover, when field-effect transistor 2b and 2c are ON Negative power supply terminal - The field-effect transistor 2c-> low pass filter 7 -> resistor 8 -> connection switch 9 -> loudspeaker 6 -> connection switch 5 -> resistor 4 -> low pass filter 3 -> field-effect transistor 2b-> earth and a negative current flow from Vbb. A loudspeaker 6 is driven and sound emission is carried out from this loudspeaker 6.

[0012]

[Problem(s) to be Solved by the Invention] Since the connection switches 5 and 9 are used in the \*\*\*\* conventional example shown in \*\*\*\* and drawing 4 in order to make it not generate a noise at the time of the charge of a power source, and cutting, and in order to protect from an excessive current When a relay is used as these connection switches 5 and 9, while being placed between signal paths by the contact and producing degradation of tone quality, when there was

inconvenience which generates a sound of operation and a relay was used for these connection switches 5 and 9, there was inconvenience which requires the operating time.

[0013] This invention aims at protecting from an excessive current, without using a connection switch for the purpose of making it not generate a noise from a loudspeaker at the time of the charge or cutting of a power source, without using a connection switch in view of \*\*\*\*\*.

[0014]

[Means for Solving the Problem] this invention output circuit The series circuit of the 1st and 2nd switching elements, It has the load connected between the series circuit of the 3rd and 4th switching elements, and the connection middle point of these 1st and 2nd switching elements and the connection middle point of these 3rd and 4th switching elements. In the output circuit turns on and turns off these 1st, 2nd, 3rd, and 4th switching elements, and it was made to drive this load When a current detection means to detect each current of these 1st, 2nd, 3rd, and 4th switching elements is established and this current detection means detects abnormal current, it is made to make off the whole of these 1st, 2nd, 3rd, and 4th switching elements.

[0015] Since the whole of the 1st, 2nd, 3rd, and 4th switching elements is made

off when a current detection means detects abnormal current according to \*\*\*\*  
this invention, at this time, an outgoing end serves as high impedance, will be in  
the condition of having separated the load of an output side, and it can be  
protected, without using a connection switch.

[0016] this invention output circuit Moreover, the series circuit of the 1st and 2nd  
switching elements, It has the load connected between the series circuit of the  
3rd and 4th switching elements, and the connection middle point of these 1st  
and 2nd switching elements and the connection middle point of these 3rd and  
4th switching elements. These 1st, 2nd, 3rd, and 4th switching elements are  
turned on and turned off, and it is made to make off the whole of these 1st, 2nd,  
3rd, and 4th switching elements at the time of the charge and cutting of a power  
source predetermined time in the output circuit it was made to drive this load,  
respectively.

[0017] According to \*\*\*\* this invention, since all of predetermined time and these  
1st, 2nd, 3rd, and 4th switching elements are made off, respectively at the time  
of the charge and cutting of a power source, an outgoing end is made as  
[ generate / the charge of this power source, and the noise at the time of cutting ]  
at this time, without becoming high impedance, shining with the condition of  
having separated the load of an output side, and using a connection switch.

[0018]

[Embodiment of the Invention] Hereafter, with reference to drawing 1 , drawing 2 , and drawing 3 , I will \*\*\*\*\* for the example of the gestalt of operation of this invention output circuit. In this drawing 1 , the same sign is attached and shown in the part corresponding to drawing 4 .

[0019] In the example of drawing 1 , the switching signal input terminals 1a, 1b, 1c, and 1d with which the switching signal of the \*\*\*\* pulse-width-modulation signal (digital signal) by which pulse width modulation was carried out with the sound signal, and which is shown, for example in drawing 2 A, B, C, and D is supplied are connected to field-effect transistor 2a which constitutes a switching element through PURIDORAIBA 20a, 20b, 20c, and 20d, respectively, 2b, and the gate (2c and 2d).

[0020] as [ turn / field-effect transistor 2a which constitutes this switching element, 2b, and 2c and 2d, when the \*\*\*\* pulse-width-modulation signal (PWM signal) shown in drawing 2 is high level "1", turn on, and / when this PWM signal is a low level "0" ] -- it is carried out.

[0021] Moreover, these PURIDORAIBA 20a, 20b, 20c, and 20d While amplifying the switching signal of the \*\*\*\* PWM signal shown in drawing 2 supplied to the switching signal input terminals 1a, 1b, 1c, and 1d and making it supply

field-effect transistor 2a, 2b, and 2c and 2d When a control signal is supplied to a these PURIDORAIBA [ 20a, 20b, 20c, and 20d ] control terminal It carries out as [ generate / \*\*\*\* shown in each these PURIDORAIBA / 20a, 20b, 20c, and 20d / output side at drawing 3 A, B, C, and D, field-effect transistor 2a, 2b, 2c, and the switching signal of a low level "0" that makes 2d off ].

[0022] Power supply terminal +Vbb to which forward DC power supply are supplied is connected to the drain of field-effect transistor 2a, the source of this field-effect transistor 2a is connected to the drain of field-effect transistor 2b, and the source of this field-effect transistor 2b is grounded.

[0023] Moreover, power supply terminal with which negative direct current voltage is supplied - Vbb is connected to the drain of field-effect transistor 2c, the source of this field-effect transistor 2c is connected to the drain of 2d of field-effect transistors, and it carries out as [ ground / the source of 2d of this field-effect transistor ].

[0024] The source of this field-effect transistor 2a and the connection middle point of the drain of this field-effect transistor 2b are connected to the end of a loudspeaker 6 through the low pass filter 3 which changes an PWM signal (digital signal) into an analog signal, and the source of this field-effect transistor 2c and the connection middle point of the drain of 2d of this field-effect transistor

are connected to the other end of a loudspeaker 6 through the low pass filter 7 which changes an PWM signal into an analog signal.

[0025] Moreover, the electrical potential difference between field-effect transistor 2a which constitutes a switching element, 2b, each drain (2c and 2d), and the source is supplied to the operation amplifying circuits 21a, 21b, 21c, and 21d, respectively, and the abnormal current detector 22 is supplied by making each these operation amplifying circuits [ 21a 21b, 21c, and 21d ] output signal into a current detecting signal.

[0026] This abnormal current detector 22 judges whether field-effect transistor 2a which constitutes this switching element, 2b, and the current which flows 2c and 2d are excessive currents from a these operation amplifying circuits [ 21a, 21b, 21c, and 21d ] output signal. When it judges that it is an excessive current (abnormal current), a control signal is generated in the output side of this abnormal current detector 22, and this control signal is supplied to a PURIDORAIBA [ 20a, 20b, 20c, and 20d ] control terminal, respectively.

[0027] When a control signal is supplied to each these PURIDORAIBA [ 20a, 20b, 20c, and 20d ] control terminal The switching signal of the \*\*\*\* low level "0" shown in each these PURIDORAIBA [ 20a, 20b, 20c, and 20d ] output side at drawing 3 A, B, C, and D is generated. Field-effect transistor 2a which

constitutes a switching element, 2b, and 2c and 2d are made respectively off, an output side is made into high impedance, and it carries out as [ protect / from an excessive current / prevent the flow of an excessive current and ].

[0028] The control signal input terminal 12 with which the control signal of the time amount which generates a noise at the time of predetermined time, for example, powering on, or powering off is supplied, for example at the time of the charge and cutting of the power source to audio equipment is connected to each PURIDORAIBA [ 20a, 20b, 20c, and 20d ] control terminal. Moreover, the charge of this power source, Field-effect transistor 2a which constitutes this switching element predetermined time at the time of cutting, 2b, and 2c and 2d are made respectively off, an output side is made into high impedance, and it carries out as [ occur / at the time of the charge of this power source, and cutting / from a loudspeaker 6 / a noise ].

[0029] Since the output circuit depended on this example is constituted like \*\*\*\*, the switching signal of field-effect transistor 2a, 2b, and the pulse-width-modulation signal that carried out pulse width modulation to 2c and 2d with the \*\*\*\* sound signal shown in drawing 2 A, B, C, and D is supplied. When field-effect transistors 2a and 2d are ON, from forward power supply terminal +Vbb 2d -> earth of field-effect transistor 2 a-> low pass filter 3 ->

loudspeaker 6 -> low pass filter 7 -> field-effect transistors and a current flow.  
moreover, field-effect transistor 2b and 2c -- ON -- from negative power supply  
terminal-Vbb sometimes The field-effect transistor 2c-> low pass filter 7 ->  
loudspeaker 6 -> low pass filter 3 -> field-effect transistor 2b-> earth and a  
negative current flow, a loudspeaker 6 is driven, and sound emission is carried  
out from this loudspeaker 6.

[0030] Since according to this example all of field-effect transistor 2a which  
constitutes a switching element, 2b, and 2c and 2d are made off when the  
operation amplifying circuits 21a, 21b, 21c, and 21d and the abnormal current  
detector 22 detect abnormal current (excessive current), at this time, a  
loudspeaker 6 side serves as high impedance, will be in the condition of having  
separated the loudspeaker 6 of this output side, and can protect.

[0031] Moreover, since all of field-effect transistor 2a which constitutes  
predetermined time and this switching element, respectively at the time of the  
charge and cutting of a power source, 2b, and 2c and 2d are made off according  
to this example, at this time, a loudspeaker 6 side serves as high impedance, will  
be in the condition of having separated the loudspeaker 6 of this output side, and  
will be made as [ generate / the charge of this power source, and the noise at the  
time of cutting ].

[0032] In addition, as for this invention, it is needless to say that various configurations can take, without deviating from the summary of this invention, without restricting to the above-mentioned example.

[0033]

[Effect of the Invention] Since according to this invention the whole of the 1st, 2nd, 3rd, and 4th switching elements is made off when a current detection means detects abnormal current, at this time, an outgoing end serves as high impedance, will be in the condition of having separated the load of an output side, and can be protected.

[0034] Moreover, according to this invention, since all of predetermined time and these 1st, 2nd, 3rd, and 4th switching elements are made off, respectively at the time of the charge and cutting of a power source, at this time, an outgoing end serves as high impedance, will be in the condition of having separated the load of an output side, and will be made as [ generate / the charge of this power source, and the noise at the time of cutting ].

---

DESCRIPTION OF DRAWINGS

---

[Brief Description of the Drawings]

[Drawing 1] It is the block diagram showing the example of the operation gestalt of this invention output circuit.

[Drawing 2] It is the diagram with which explanation of this invention is presented.

[Drawing 3] It is the diagram with which explanation of this invention is presented.

[Drawing 4] It is the block diagram showing the example of the conventional output circuit.

[Description of Notations]

1a, 1b, 1c, 1d [ .. A loudspeaker 20a, 20b, 20c, 20d / .. PURIDORAIBA, 21a, 21b,

21c, 21d / .. An operation amplifying circuit, 22 / .. Abnormal current detector ] ....

A switching signal input terminal, 2a, 2b, 2c, 2d .. 3 A field-effect transistor, 7 .. A

low pass filter, 6

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-158542

(P2002-158542A)

(43) 公開日 平成14年5月31日 (2002.5.31)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テームコード* (参考)
H 0 3 F	1/00	H 0 3 F	1/00
	3/217		3/217
H 0 3 K	17/08	H 0 3 K	17/08
	17/687	H 0 4 R	3/00
			1 0 1 Z
審査請求 未請求 請求項の数 3 O L (全 6 頁) 最終頁に続く			

(21) 出願番号 特願2000-349793 (P2000-349793)

(22) 出願日 平成12年11月16日 (2000.11.16)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 石田 正臣

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(74) 代理人 100080883

弁理士 松隈 秀盛

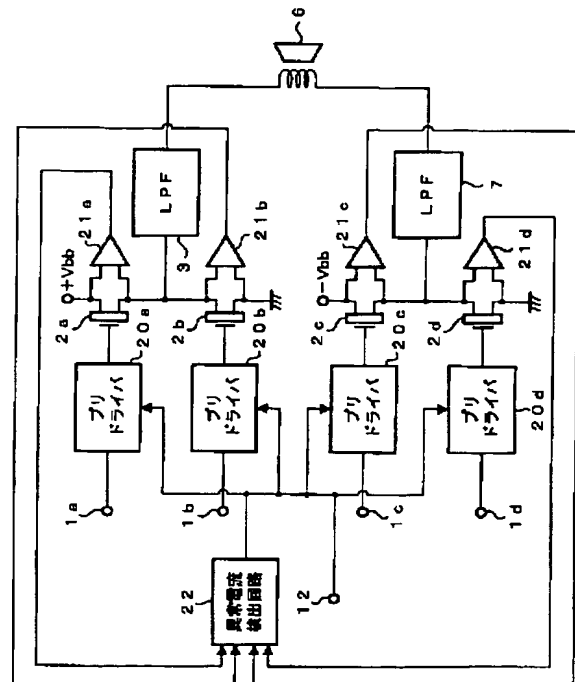
最終頁に続く

## (54) 【発明の名称】 出力回路

## (57) 【要約】

【課題】 接続スイッチを使用することなく、過大電流より保護することを目的とする。

【解決手段】 第1及び第2のスイッチング素子2a及び2bの直列回路と、第3及び第4のスイッチング素子2c及び2dの直列回路と、この第1及び第2のスイッチング素子2a及び2bの接続中点とこの第3及び第4のスイッチング素子2c及び2dの接続中点との間に接続された負荷6とを有し、この第1、第2、第3及び第4のスイッチング素子2a、2b、2c及び2dをオン、オフしてこの負荷6を駆動するようにした出力回路において、この第1、第2、第3及び第4のスイッチング素子2a、2b、2c及び2dの夫々の電流を検出する電流検出手段21a、21b、21c、21d、22を設け、この電流検出手段21a、21b、21c、21d、22により異常電流を検出したときに、この第1、第2、第3及び第4のスイッチング素子2a、2b、2c及び2dを全てオフとするようにしたものである。



## 【特許請求の範囲】

【請求項 1】 第 1 及び第 2 のスイッチング素子の直列回路と、第 3 及び第 4 のスイッチング素子の直列回路と、前記第 1 及び第 2 のスイッチング素子の接続中点と前記第 3 及び第 4 のスイッチング素子の接続中点との間に接続された負荷とを有し、前記第 1、第 2、第 3 及び第 4 のスイッチング素子をオン、オフして前記負荷を駆動するようにした出力回路において、

前記第 1、第 2、第 3 及び第 4 のスイッチング素子の夫々の電流を検出する電流検出手段を設け、前記電流検出手段により異常電流を検出したときに、前記第 1、第 2、第 3 及び第 4 のスイッチング素子を全てオフとするようにしたことを特徴とする出力回路。

【請求項 2】 第 1 及び第 2 のスイッチング素子の直列回路と、第 3 及び第 4 のスイッチング素子の直列回路と、前記第 1 及び第 2 のスイッチング素子の接続中点と前記第 3 及び第 4 のスイッチング素子の接続中点との間に接続された負荷とを有し、前記第 1、第 2、第 3 及び第 4 のスイッチング素子をオン、オフして前記負荷を駆動するようにした出力回路において、  
電源の投入及び切断時に夫々所定時間前記第 1、第 2、第 3 及び第 4 のスイッチング素子を全てオフとするようにしたことを特徴とする出力回路。

【請求項 3】 第 1 及び第 2 のスイッチング素子の直列回路と、第 3 及び第 4 のスイッチング素子の直列回路と、前記第 1 及び第 2 のスイッチング素子の接続中点と前記第 3 及び第 4 のスイッチング素子の接続中点との間に接続された負荷とを有し、前記第 1、第 2、第 3 及び第 4 のスイッチング素子をオン、オフして前記負荷を駆動するようにした出力回路において、  
前記第 1、第 2、第 3 及び第 4 のスイッチング素子の夫々の電流を検出する電流検出手段を設け、  
前記電流検出手段により異常電流を検出したときに、前記第 1、第 2、第 3 及び第 4 のスイッチング素子を全てオフするようにすると共に電源の投入及び切断時に夫々所定時間前記第 1、第 2、第 3 及び第 4 のスイッチング素子を全てオフとするようにしたことを特徴とする出力回路。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、例えばスピーカを駆動するのに使用して好適な出力回路に関する。

## 【0002】

【従来の技術】従来、音声信号によりパルス幅変調したパルス幅変調信号（PWM 信号）によりスピーカを駆動して放音するようにした図 4 に示す如き出力回路が提案されている。

【0003】この図 4 において、1 a、1 b、1 c 及び 1 d は夫々音声信号によりパルス幅変調された図 2 A、B、C 及び D に示す如きパルス幅変調信号（デジタル信

号）のスイッチング信号が供給されるスイッチング信号入力端子を示し、このスイッチング信号入力端子 1 a、1 b、1 c 及び 1 d を夫々スイッチング素子を構成する電界効果トランジスタ 2 a、2 b、2 c 及び 2 d のゲートに接続する。

【0004】このスイッチング素子を構成する電界効果トランジスタ 2 a、2 b、2 c、2 d は図 2 に示す如きパルス幅変調信号（PWM 信号）がハイレベル“1”のときにオンし、この PWM 信号がローレベル“0”のときにオフする如くなされている。

【0005】正の直流電源が供給される電源端子 +V b b を電界効果トランジスタ 2 a のドレインに接続し、この電界効果トランジスタ 2 a のソースを電界効果トランジスタ 2 b のドレインに接続し、この電界効果トランジスタ 2 b のソースを接地する。

【0006】また、負の直流電圧が供給される電源端子 -V b b を電界効果トランジスタ 2 c のドレインに接続し、この電界効果トランジスタ 2 c のソースを電界効果トランジスタ 2 d のドレインに接続し、この電界効果トランジスタ 2 d のソースを接地する如くする。

【0007】この電界効果トランジスタ 2 a のソース及びこの電界効果トランジスタ 2 b のドレインの接続中点を PWM 信号をアナログ信号に変換するローパスフィルタ 3、電流検出用の抵抗器 4 及び保護用の接続スイッチ 5 の直列回路を介してスピーカ 6 の一端に接続する。

【0008】また、この電界効果トランジスタ 2 c のソース及びこの電界効果トランジスタ 2 d のドレインの接続中点を PWM 信号をアナログ信号に変換するローパスフィルタ 7、電流検出用の抵抗器 8 及び保護用の接続スイッチ 9 の直列回路を介してスピーカ 6 の他端に接続する。

【0009】この電流検出用の抵抗器 4 の両端電圧を演算増幅回路 10 に供給し、この電流検出用の抵抗器 4 に流れる電流が異常に大きいときに、この保護用の例えばリレーの接続スイッチ 5 をオフとする如くすると共にこの電流検出用の抵抗器 8 の両端電圧を演算増幅回路 11 に供給し、この電流検出用の抵抗器 8 に流れる電流が異常に大きいときに、この保護用の例えばリレーの接続スイッチ 9 をオフとする如くする。

【0010】また、12 は電源の投入及び切断時に所定時間の制御信号が供給される制御信号入力端子を示し、この電源投入、切断時に所定時間この接続スイッチ 5 及び 9 をオフとし、この電源投入、切断時にスピーカ 6 より雑音が発生しない如くする。

【0011】斯る、図 4 に示す如き出力回路においては、電界効果トランジスタ 2 a 及び 2 d がオンのときに、正の電源端子 +V b b より、電界効果トランジスタ 2 a → ローパスフィルタ 3 → 抵抗器 4 → 接続スイッチ 5 → スピーカ 6 → 接続スイッチ 9 → 抵抗器 8 → ローパスフィルタ 7 → 電界効果トランジスタ 2 d → 大地と電流が流

10

20

30

40

50

れ、また電界効果トランジスタ2b及び2cがオンのときに負の電源端子-Vbより電界効果トランジスタ2c→ローパスフィルタ7→抵抗器8→接続スイッチ9→スピーカ6→接続スイッチ5→抵抗器4→ローパスフィルタ3→電界効果トランジスタ2b→大地と負の電流が流れ、スピーカ6を駆動し、このスピーカ6より放音する。

#### 【0012】

【発明が解決しようとする課題】 斯る、図4に示す如き従来例においては、電源の投入、切断時に雑音を発生しないようにするため及び過大電流より保護するために接続スイッチ5及び9を使用しているのに、この接続スイッチ5及び9として例えばリレーを用いたときには、信号経路に接点が介在することとなり音質の劣化を生ずると共に動作音を発生する不都合があり、またこの接続スイッチ5及び9にリレーを使用したときには動作時間がかかる不都合があった。

【0013】本発明は、斯る点に鑑み、接続スイッチを使用することなく、電源の投入や切断時に例えばスピーカより雑音を発生することがないようにすることを目的とし、また接続スイッチを使用することなく過大電流より保護することを目的とする。

#### 【0014】

【課題を解決するための手段】 本発明出力回路は、第1及び第2のスイッチング素子の直列回路と、第3及び第4のスイッチング素子の直列回路と、この第1及び第2のスイッチング素子の接続中点とこの第3及び第4のスイッチング素子の接続中点との間に接続された負荷とを有し、この第1、第2、第3及び第4のスイッチング素子をオン、オフしてこの負荷を駆動するようにした出力回路において、この第1、第2、第3及び第4のスイッチング素子の夫々の電流を検出する電流検出手段を設け、この電流検出手段により異常電流を検出したときに、この第1、第2、第3及び第4のスイッチング素子を全てオフとするようにしたものである。

【0015】 斯る本発明によれば電流検出手段により異常電流を検出したときに、第1、第2、第3及び第4のスイッチング素子を全てオフとするので、この時は出力端はハイインピーダンスとなり、出力側の負荷を切り離れた状態となり、接続スイッチを用いることなく保護することができる。

【0016】 また、本発明出力回路は、第1及び第2のスイッチング素子の直列回路と、第3及び第4のスイッチング素子の直列回路と、この第1及び第2のスイッチング素子の接続中点とこの第3及び第4のスイッチング素子の接続中点との間に接続された負荷とを有し、この第1、第2、第3及び第4のスイッチング素子をオン、オフして、この負荷を駆動するようにした出力回路において、電源の投入及び切断時に夫々所定時間この第1、第2、第3及び第4のスイッチング素子を全てオフとす

るようにしたものである。

【0017】 斯る本発明によれば、電源の投入及び切断時に夫々所定時間、この第1、第2、第3及び第4のスイッチング素子を全てオフとするので、このときは出力端はハイインピーダンスとなり、出力側の負荷を切り離れた状態とてり、接続スイッチを用いることなく、この電源の投入及び切断時の雑音を発生しない如くできる。

#### 【0018】

【発明の実施の形態】 以下、図1、図2、図3を参照して本発明出力回路の実施の形態の例に付説明しよう。この図1において、図4に対応する部分には同一符号を付して示す。

【0019】 図1例においては、音声信号によりパルス幅変調された例えば図2A、B、C及びDに示す如きパルス幅変調信号（デジタル信号）のスイッチング信号が供給されるスイッチング信号入力端子1a、1b、1c及び1dを夫々ブリドライバ20a、20b、20c及び20dを介して夫々スイッチング素子を構成する電界効果トランジスタ2a、2b、2c及び2dのゲートに接続する。

【0020】 このスイッチング素子を構成する電界効果トランジスタ2a、2b、2c、2dは図2に示す如きパルス幅変調信号（PWM信号）がハイレベル“1”のときにオンし、このPWM信号がローレベル“0”のときにオフする如くなされている。

【0021】 また、このブリドライバ20a、20b、20c、20dは、スイッチング信号入力端子1a、1b、1c、1dに供給される図2に示す如きPWM信号のスイッチング信号を増幅して電界効果トランジスタ2a、2b、2c、2dに供給するようにすると共にこのブリドライバ20a、20b、20c及び20dの制御端子に制御信号が供給されたときは、このブリドライバ20a、20b、20c及び20dの夫々の出力側に図3A、B、C及びDに示す如き、電界効果トランジスタ2a、2b、2c及び2dをオフとするローレベル“0”のスイッチング信号を発生する如くする。

【0022】 正の直流電源が供給される電源端子+Vbを電界効果トランジスタ2aのドレインに接続し、この電界効果トランジスタ2aのソースを電界効果トランジスタ2bのドレインに接続し、この電界効果トランジスタ2bのソースを接地する。

【0023】 また、負の直流電圧が供給される電源端子-Vbを電界効果トランジスタ2cのドレインに接続し、この電界効果トランジスタ2cのソースを電界効果トランジスタ2dのドレインに接続し、この電界効果トランジスタ2dのソースを接地する如くする。

【0024】 この電界効果トランジスタ2aのソース及びこの電界効果トランジスタ2bのドレインの接続中点をPWM信号（デジタル信号）をアナログ信号に変換するローパスフィルタ3を介してスピーカ6の一端に接続

10

20

30

40

50

し、また、この電界効果トランジスタ 2 c のソース及びこの電界効果トランジスタ 2 d のドレインの接続中点を PWM 信号をアナログ信号に変換するローパスフィルタ 7 を介してスピーカ 6 の他端に接続する。

【0025】また、スイッチング素子を構成する電界効果トランジスタ 2 a, 2 b, 2 c 及び 2 d の夫々のドレイン及びソース間の電圧を夫々、演算増幅回路 2 1 a, 2 1 b, 2 1 c 及び 2 1 d に供給し、この演算増幅回路 2 1 a, 2 1 b, 2 1 c 及び 2 1 d の夫々の出力信号を電流検出信号として異常電流検出回路 2 2 に供給する。

【0026】この異常電流検出回路 2 2 は、このスイッチング素子を構成する電界効果トランジスタ 2 a, 2 b, 2 c, 2 d を流れる電流が過大電流であるかどうかをこの演算増幅回路 2 1 a, 2 1 b, 2 1 c, 2 1 d の出力信号より判断し、過大電流（異常電流）であると判断したときにはこの異常電流検出回路 2 2 の出力側に制御信号を発生し、この制御信号をプリドライバ 2 0 a, 2 0 b, 2 0 c 及び 2 0 d の制御端子に夫々供給する。

【0027】このプリドライバ 2 0 a, 2 0 b, 2 0 c 及び 2 0 d の夫々の制御端子に制御信号が供給されたときには、このプリドライバ 2 0 a, 2 0 b, 2 0 c 及び 2 0 d の夫々の出力側に図 3 A, B, C 及び D に示す如きローレベル “0” のスイッチング信号を発生し、スイッチング素子を構成する電界効果トランジスタ 2 a, 2 b, 2 c 及び 2 d を夫々オフとし、出力側をハイインピーダンスとし過大電流の流れを阻止し過大電流より保護する如くする。

【0028】また、例えばオーディオ機器への電源の投入及び切断時に、所定時間例えば電源投入又は電源切断時に雑音を発生する時間の制御信号が供給される制御信号入力端子 1 2 をプリドライバ 2 0 a, 2 0 b, 2 0 c 及び 2 0 d の夫々の制御端子に接続し、この電源の投入、切断時に所定時間このスイッチング素子を構成する電界効果トランジスタ 2 a, 2 b, 2 c 及び 2 d を夫々オフとし、出力側をハイインピーダンスとし、この電源の投入、切断時にスピーカ 6 より雑音が発生しない如くする。

【0029】本例による出力回路は上述の如く構成されているので、電界効果トランジスタ 2 a, 2 b, 2 c 及び 2 d に図 2 A, B, C 及び D に示す如き音声信号によりパルス幅変調したパルス幅変調信号のスイッチング信号が供給され、電界効果トランジスタ 2 a 及び 2 d がオンのときに、正の電源端子 +V b b より、電界効果トランジスタ 2 a → ローパスフィルタ 3 → スピーカ 6 → ローパスフィルタ 7 → 電界効果トランジスタ 2 d → 大地と電流が流れ、また電界効果トランジスタ 2 b 及び 2 c がオンおときに負の電源端子 -V b b より、電界効果トラン

ジスタ 2 c → ローパスフィルタ 7 → スピーカ 6 → ローパスフィルタ 3 → 電界効果トランジスタ 2 b → 大地と負の電流が流れ、スピーカ 6 を駆動し、このスピーカ 6 より放音する。

【0030】本例によれば、演算増幅回路 2 1 a, 2 1 b, 2 1 c, 2 1 d と異常電流検出回路 2 2 により異常電流（過大電流）を検出したときにスイッチング素子を構成する電界効果トランジスタ 2 a, 2 b, 2 c 及び 2 d を全てオフとするので、このときはスピーカ 6 側はハイインピーダンスとなり、この出力側のスピーカ 6 を切り離れた状態となり、保護することができる。

【0031】また本例によれば、電源の投入及び切断時に夫々所定時間、このスイッチング素子を構成する電界効果トランジスタ 2 a, 2 b, 2 c 及び 2 d を全てオフとするので、このときはスピーカ 6 側はハイインピーダンスとなり、この出力側のスピーカ 6 を切り離れた状態となり、この電源の投入及び切断時の雑音を発生しない如くできる。

【0032】尚、本発明は上述例に限ることなく、本発明の要旨を逸脱することなく、その他種々の構成が採り得ることは勿論である。

#### 【0033】

【発明の効果】本発明によれば、電流検出手段により異常電流を検出したときに、第 1、第 2、第 3 及び第 4 のスイッチング素子を全てオフとするので、このときは出力端はハイインピーダンスとなり、出力側の負荷を切り離れた状態となり、保護することができる。

【0034】また本発明によれば、電源の投入及び切断時に夫々所定時間、この第 1、第 2、第 3 及び第 4 のスイッチング素子を全てオフとするので、このときは、出力端はハイインピーダンスとなり、出力側の負荷を切り離れた状態となり、この電源の投入及び切断時の雑音を発生しない如くできる。

#### 【図面の簡単な説明】

【図 1】本発明出力回路の実施形態の例を示す構成図である。

【図 2】本発明の説明に供する線図である。

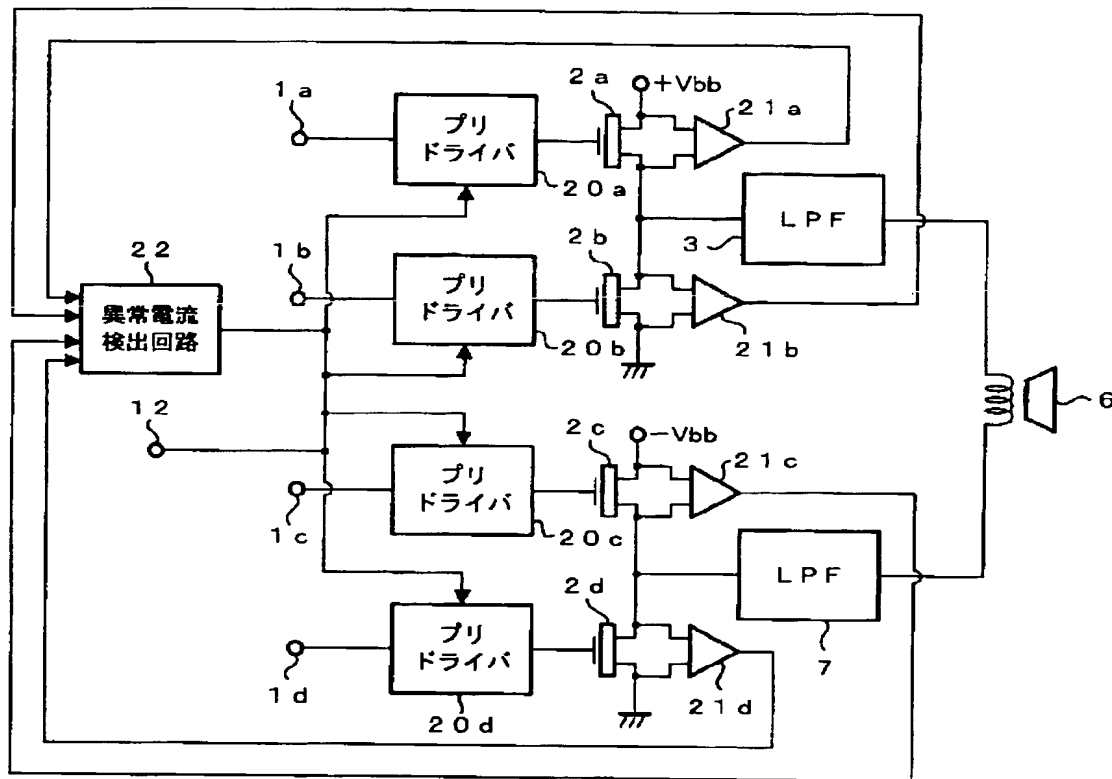
【図 3】本発明の説明に供する線図である。

【図 4】従来の出力回路の例を示す構成図である。

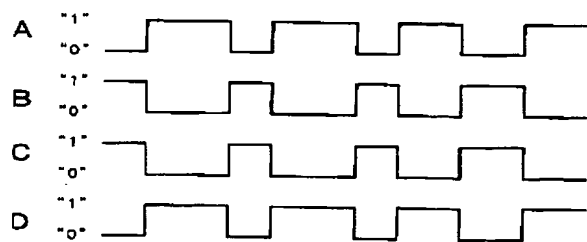
#### 【符号の説明】

1 a, 1 b, 1 c, 1 d …… スwitching 信号入力端子、2 a, 2 b, 2 c, 2 d …… 電界効果トランジスタ、3, 7 …… ローパスフィルタ、6 …… スピーカ、2 0 a, 2 0 b, 2 0 c, 2 0 d …… プリドライバ、2 1 a, 2 1 b, 2 1 c, 2 1 d …… 演算増幅回路、2 2 …… 異常電流検出回路

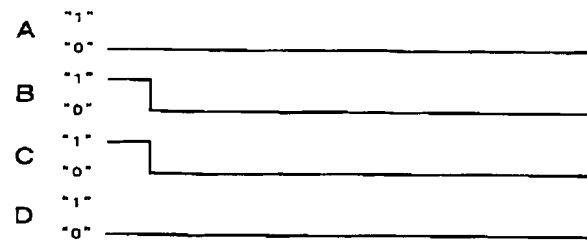
【図1】



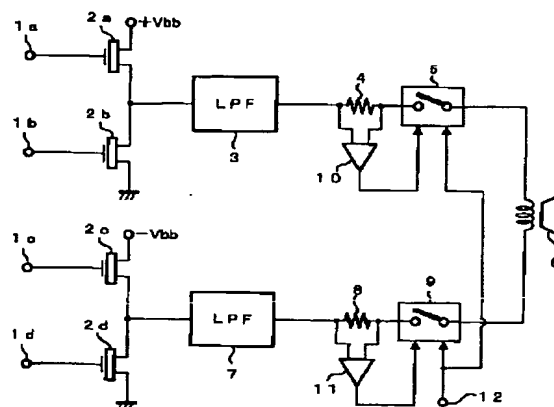
【図2】



【図3】



【図4】



フロントページの続き

(51)Int.Cl.<sup>7</sup>

H04R 3/00

識別記号

101

F I

H03K 17/687

テーマコード(参考)

A

Fターム(参考) 5D020 AA02 AB02

5J055 AX32 AX65 BX16 CX24 DX12  
DX72 DX83 EX01 EX02 EZ09  
EZ14 EZ23 FX04 FX31 GX02  
GX04

5J091 AA02 AA41 CA48 CA49 CA56  
FA18 FP02 FP05 GP02 HA09  
HA25 HA38 HA39 KA01 KA28  
KA42 KA62 SA05 TA01 TA06

5J092 AA02 AA41 CA48 CA49 CA56  
FA18 FR04 HA09 HA25 HA38  
HA39 KA01 KA28 KA42 KA62  
SA05 TA01 TA06